

明 細 書

送信装置

5 <技術分野>

本発明は、無線通信装置に適用されるポラー変調を用いた送信装置に関する。

<背景技術>

図 1 3 にポラー変調送信機の第 1 の従来例を示す。ポラー変調送信機は、
10 ポラー信号発生回路 1 2 0 1、振幅コントロール回路 1 2 0 2、位相変調信号
発生回路 1 2 0 3、及び非線形パワーアンプ 1 2 0 4 を備えている。このような
ポラー変調送信機では、ポラー信号発生回路 1 2 0 1 で入力信号から送信変
調波の振幅と位相に対応する信号を生成し、これをもとにして、振幅コントロー
ル回路 1 2 0 2 及び位相変調信号発生回路 1 2 0 3 でそれぞれ振幅信号と位相変
15 調信号とを生成する。非線形パワーアンプ 1 2 0 4 では、これを非線形な飽和モ
ードで動作させつつ位相変調信号を入力し、電源電圧を振幅信号に応じて変化さ
せることによって振幅変調をかける。このように、非線形パワーアンプ 1 2 0 4
を非線形な飽和モードで動作させることにより、線形パワーアンプを用いた場合
よりも消費電流を少なくすることができるので、電池駆動の送信機では電池寿命
20 を延長することができる（例えば、特許文献 1 参照）。

図 1 4 はポラー変調送信機の第 2 の従来例を示す図である。このポラー変
調送信機は、ポラー信号発生回路 1 3 0 1、タイミング調整回路 1 3 0 2、振
幅コントロール回路 1 3 0 5、位相変調信号発生回路 1 3 0 6、及びパワーアン
プ 1 3 0 7 を備えていることに加えて、さらに振幅信号検出回路 1 3 0 8、位相
25 検出回路 1 3 0 9、及び P A キャリブレーションテーブル 1 3 1 0 を備えている。
このキャリブレーションテーブル 1 3 1 0 を用いて、振幅コントロール回路 1 3
0 5 及び位相変調信号生成回路 1 3 0 6 に補正をかけることにより、パワーアン
プ 1 3 0 7 の振幅－振幅歪（AM－AM歪）と振幅－位相歪（AM－PM歪）と
を補正することができる。さらに、タイミング調整回路 1 3 0 2 で振幅信号と位

相信号のタイミングを調整することにより、振幅信号と位相信号の各経路における遅延差を補正して、遅延差による送信品質の劣化を抑制することができる（例えば、特許文献2参照）。例えばW-CDMA規格では、送信品質はACLR

(Adjacent Channel Leakage power Ratio: 隣接チャネル漏洩電力比) 及びEVM (Error Vector Magnitude: エラーベクトル振幅 (変調精度)) で表される。

図15はポーラー変調送信機の第3の従来例を示す図である。このポーラー変調送信機は、変調器部1410に遅延回路1412、1413が付加されている。これらの遅延回路1412、1413を利用してドレイン電圧（振幅）と変調波信号（位相）のタイミングを調整して、振幅信号と位相信号の各経路における遅延差を補正することにより、振幅信号と位相信号の遅延差によるACLR及びEVMの劣化を抑制することができる（例えば、特許文献3参照）。

図16はポーラー変調送信機の第4の従来例を示す図である。このポーラー変調送信機は、RF出力信号の位相を検出する位相検出手段1502、1503と、RF出力信号の振幅エンベロープを検出する振幅検出手段1501と、RF出力信号の位相と振幅との間の同期を検出する同期検出手段1512と、検出された同期に基づいて遅延手段1515を制御する同期制御手段1513とを有する。これらの手段を用いて、振幅信号と位相信号のタイミングを調整して、振幅信号と位相信号の各経路における遅延差を補正することにより、振幅信号と位相信号の遅延差によるACLR及びEVMの劣化を抑制することができる（例えば、特許文献4参照）。

しかしながら、図13に示す第1の従来例は、タイミング調整手段がないので、振幅信号と位相信号の各経路における遅延差を補正することができず、遅延差による送信品質の劣化を抑制することができなかった。

また、図14に示す第2の従来例、及び図15に示す第3の従来例のポーラー変調送信機は、振幅信号と位相信号の同期を自動的にとる同期回路がないので、同期の調整はマニュアルで行う以外に方法がなかった。また、製品の出荷後に一般消費者が使用に際して同期を調整することは困難であった。

さらに、図16に示す第4の従来例のポーラー変調送信機は、乗算器又はパワーアンプのRF出力信号から振幅エンベロープと位相を検出する構成になってい

る。しかし、このような構成で振幅信号と位相信号の同期を検出するためには、RF帯域の信号をベースバンド帯域に何らかの手段で復調する必要があり、ローパスフィルタ等の無視できない大きさの遅延を有する回路を使用することになる。その結果、検出時の遅延がばらついて、遅延差検出の精度が低下することがあった。

(特許文献1) 米国特許第6, 377, 784 B2号明細書

(特許文献2) 米国特許第6, 366, 177 B1号明細書

(特許文献3) 特公平6-54877号公報(第6図)

(特許文献4) 特表2002-530992号公報(図2)

<発明の開示>

本発明は、上記事情に鑑みてなされたもので、ポーラー変調を用いた送信装置において、振幅信号と位相信号の同期の調整を自動的に行うことのできる送信装置を提供することを目的とする。

本発明の送信装置は、ポーラー変調を用いた送信装置であって、入力信号から送信変調信号の振幅と位相に対応する各信号を生成するポーラー信号生成手段と、前記振幅に対応する信号から振幅信号を生成する振幅信号生成手段と、前記位相に対応する信号から位相変調信号を生成する位相変調信号生成手段と、前記振幅信号と前記位相変調信号とにより、前記位相変調信号を振幅変調して送信変調信号を生成する振幅変調増幅手段と、前記振幅変調増幅手段への入力信号と前記位相変調信号生成手段への入力信号とから、振幅信号と位相信号を検出する振幅位相検出手段と、前記ポーラー信号生成手段で生成された前記振幅に対応する信号及び前記位相に対応する信号と、前記振幅位相検出手段で検出された前記振幅信号及び前記位相信号とに基づき、振幅信号と位相信号の遅延差を算出する遅延差算出手段と、前記遅延差算出手段で算出された遅延差に基づいて前記振幅信号と前記位相信号のタイミング調整を行うタイミング調整手段とを備えている。

上記構成により、ポーラー信号生成手段で生成した振幅に対応する信号及び位相に対応する信号と、振幅位相検出手段で検出した振幅信号及び位相信号とを基に、遅延差算出手段で遅延差を算出し、得られた遅延差に基づいてタイミング調

整手段で振幅信号と位相信号のタイミング調整を行うことによって、振幅信号と位相信号の遅延差を調整して同期調整を自動的に行うことが可能となる。また、振幅位相検出手段は、例えば振幅変調増幅手段の直前で振幅信号及び位相信号を検出することにより、振幅信号及び位相信号の検出位置と振幅変調増幅手段との間の遅延差をACLR又はEVM等の送信特性から要求される遅延差よりも小さくできる。さらに、上記の振幅変調増幅手段の直前で振幅信号及び位相信号を検出する場合、ベースバンド帯域の信号から検出することになるので、ローパスフィルタ等の遅延の大きい回路を振幅位相検出手段から排除できる。この結果、遅延差の検出精度及び同期調整精度を向上させることが可能となる。

- 5
- 10 また、本発明の一態様として、上記の送信装置であって、前記遅延差算出手段は、前記ポラー信号生成手段で生成された前記振幅に対応する信号と前記振幅位相検出手段で検出された前記振幅信号との相関関数、及び前記ポラー信号生成手段で生成された前記位相に対応する信号と前記振幅位相検出手段で検出された前記位相信号との相関関数を算出し、これらの振幅と位相に関するそれぞれの相関関数の極大値から、前記振幅信号の遅延量及び前記位相信号の遅延量を算出し、これらの遅延量の差から遅延差を算出するものも含まれる。
- 15

上記構成により、振幅信号及び位相信号における相関関数の極大値によってそれぞれの信号の遅延量を算出でき、これらの遅延量の差から遅延差を算出することにより、振幅信号と位相信号のタイミング調整を行うことが可能である。

- 20 また、本発明の一態様として、上記の送信装置であって、前記振幅位相検出手段はデジタル回路で構成され、前記振幅信号及び前記位相信号の入力部に、前記振幅信号と前記位相信号のいずれかを切替選択する選択手段と、前記選択された振幅信号または位相信号をデジタル信号に変換するアナログーデジタル変換手段とを備えるものも含まれる。

- 25 上記構成により、振幅信号の検出用と位相信号の検出用とでアナログーデジタル変換手段を共用でき、振幅信号と位相信号の検出に関する回路の回路規模や部品点数を減少できる。

また、本発明の一態様として、上記の送信装置であって、前記タイミング調整手段は、前記振幅信号と前記位相信号の少なくとも一方を遅延させる遅延手段と、前記遅延手段の遅延量を制御する遅延制御手段とを備えるものも含まれる。

5 上記構成により、遅延制御手段によって振幅信号と位相信号の少なくとも一方の遅延量を細かく調整でき、同期調整精度を向上させることが可能となる。

また、本発明の一態様として、上記の送信装置であって、前記タイミング調整手段は、前記振幅信号と前記位相信号の遅延量の粗調整を行う粗調整手段と、前記遅延量の微調整を行う微調整手段とを備えるものも含まれる。

10 上記構成により、粗調整手段及び微調整手段によって振幅信号及び位相信号の遅延量を細かく調整でき、同期調整精度を向上させることが可能となる。

また、本発明の一態様として、上記の送信装置であって、前記タイミング調整手段はデジタル回路で構成され、このデジタル回路のクロック周波数を可変して前記振幅信号及び前記位相信号の遅延量を調整するものも含まれる。

15 上記構成により、デジタル回路のクロック周波数を変化させることで振幅信号及び位相信号の遅延量を細かく調整でき、同期調整精度を向上させることが可能となる。

また、本発明の一態様として、上記の送信装置であって、前記タイミング調整手段は、前記遅延手段として、カスケード接続された複数のインバータと、前記インバータの出力を切替選択するセレクタとを備えるものも含まれる。

20 上記構成により、カスケード接続された複数のインバータを切替選択することによって、簡単な構成で信号の遅延量を調整可能である。

また、本発明の一態様として、上記の送信装置であって、前記タイミング調整手段は、前記遅延手段として、制御信号によって遅延時間を変化可能なデジタルフィルタを備えるものも含まれる。

25 上記構成により、デジタルフィルタを設けて制御信号によって遅延時間を変化させることで、簡単な構成で信号の遅延量を調整可能である。

また、本発明の一態様として、上記の送信装置であって、前記振幅変調増幅手段は、パワーアンプを備えて構成されるものも含まれる。

また、本発明の一態様として、上記の送信装置であって、前記振幅変調増幅手段は、可変利得アンプを備えて構成されるものも含まれる。

また、本発明の一態様として、上記の送信装置であって、前記振幅変調増幅手段は、ミキサ回路を備えて構成されるものも含まれる。

- 5 上記構成により、上記いずれかの振幅変調増幅手段を用いて乗算等を行うことで、位相変調信号を振幅変調して送信変調信号を生成することが可能となる。

- 本発明の同期調整方法は、ポラー変調を用いた送信装置における振幅信号と位相信号の同期調整方法であって、入力信号から送信変調信号の振幅と位相に対応する各信号を生成するステップと、前記振幅に対応する信号から振幅信号を生成するステップと、前記位相に対応する信号から位相変調信号を生成するステップと、前記振幅信号と前記位相変調信号とを乗算することにより、前記位相変調信号を振幅変調して送信変調信号を生成するステップと、前記振幅信号と前記位相変調信号とを乗算する前の振幅信号と、前記位相変調信号を生成する前の位相に対応する信号とから、振幅信号と位相信号を検出するステップと、前記入力信号から生成された前記振幅に対応する信号及び前記位相に対応する信号と、前記検出された前記振幅信号及び前記位相信号とに基づき、振幅信号と位相信号の遅延差を算出するステップと、前記算出された遅延差に基づいて前記振幅信号と前記位相信号のタイミング調整を行って同期をとるステップとを有するものである。
- 10 上記手順により、振幅信号と位相信号の遅延差を調整して同期調整を自動的に
- 15 行うことが可能となる。

本発明によれば、ポラー変調を用いた送信装置において、振幅信号と位相信号の同期の調整を自動的に行うことが可能な送信装置を提供することができる。

<図面の簡単な説明>

- 25 図1は、本発明の実施形態に係るポラー変調送信機の構成を示す図である。
- 図2は、振幅信号と位相信号の遅延差による送信特性劣化の一例を示したもので、(a)はWCDMA変調、5MHz離調におけるACLR特性を示す図、(b)はWCDMA変調、10MHz離調におけるACLR特性を示す図である。

図 3 は、振幅信号と位相信号の遅延差による送信特性劣化の一例を示したもので、WCDMA 変調における EVM 特性を示す図である。

図 4 は、本実施形態のポーラー変調送信機における振幅位相検出回路を含む主要部の具体的な構成例を示す図である。

- 5 図 5 は、本実施形態のポーラー変調送信機における振幅位相検出回路を含む主要部の具体的な構成例を示す図である。

図 6 は、本実施形態の遅延差算出回路における遅延差算出手順を示すフロー図である。

- 10 図 7 は、本実施形態の遅延差算出回路における入力信号波形の例を示す図であり、(a) は振幅信号の例を示す図、(b) は位相信号の例を示す図である。

図 8 は、本実施形態の遅延差算出回路で算出される相関関数の例を示す図であり、(a) は振幅の相関関数の例を示す図、(b) は位相の相関関数の例を示す図である。

図 9 は、本実施形態のタイミング調整回路の構成例を示す図である。

- 15 図 10 は、本実施形態のタイミング調整回路における可変遅延回路の第 1 の例を示す図である。

図 11 は、本実施形態のタイミング調整回路における可変遅延回路の第 2 の例を示す図である。

- 20 図 12 は、本実施形態のタイミング調整回路における可変遅延回路の第 3 の例を示す図である。

図 13 は、ポーラー変調送信機の第 1 の従来例を示す図である。

図 14 は、ポーラー変調送信機の第 2 の従来例を示す図である。

図 15 は、ポーラー変調送信機の第 3 の従来例を示す図である。

図 16 は、ポーラー変調送信機の第 4 の従来例を示す図である。

25

なお、図中の符号 101 はポーラー信号発生回路、102 はタイミング調整回路、103 は振幅コントロール回路、104、105 はローパスフィルタ、106 は位相変調信号生成回路、107 は乗算回路、109 は振幅位相検出回路、110 は遅延差算出回路、311、312、412 は A/D 変換器、313、31

4はD/A変換器、411は切換スイッチ、801、802は可変遅延回路、803はコントロール回路である。

<発明を実施するための最良の形態>

- 5 本実施形態では、ポラー変調を用いた送信装置に相当するポラー変調送信機の一例を示し、このポラー変調送信機における振幅信号と位相信号の同期回路及び同期調整方法について説明する。

図1は本発明の実施形態に係るポラー変調送信機の構成を示す図である。本実施形態のポラー変調送信機は、ポラー信号発生回路101、タイミング調整回路102、振幅コントロール回路103、ローパスフィルタ(LPF)104、105、位相変調信号生成回路106、乗算回路107、送信アンテナ108、振幅位相検出回路109、及び遅延差算出回路110を有して構成される。

このように構成されたポラー変調送信機において、ポラー信号発生回路101は、ポラー信号生成手段の一例に相当し、入力された信号から送信変調波の振幅と位相に対応する信号を生成する。振幅コントロール回路103は、振幅信号生成手段の一例に相当し、振幅に対応する信号のレベルを調整して振幅信号を生成する。また、位相変調信号生成回路106は、位相変調信号生成手段の一例に相当し、例えばパワーVCOから構成されており、位相に対応する信号から位相変調波(位相変調信号)を生成する。さらに、乗算回路107は、振幅変調増幅手段の一例に相当し、振幅信号と位相変調波を乗算することにより、位相変調波を振幅変調して送信変調波(送信変調信号)を生成する。この送信変調波は、アンテナ108から電波として放射される。

前記乗算回路107は、位相変調波を振幅変調して送信変調波を生成する振幅変調増幅手段の機能を有し、例えば、飽和モードで動作するパワーアンプを用いて構成する。また、乗算回路107として、可変利得アンプ、あるいはミキサ回路を用いても同様の機能を得ることができる。

なお、ポラー変調送信機に含まれるローパスフィルタ104、105は、本実施形態において必須の構成要素ではないものの、振幅に対応する振幅信号及び位相変調波による位相信号の各信号の遅延発生と、その同期の説明のために加え

である。ローパスフィルタ104、105の位置は、高調波のカットを目的として、例えばD/A変換器の出力に接続される。

一般に、ローパスフィルタでは信号遅延が発生する。例えば、一次のローパスフィルタにおいてカットオフ周波数が f_c の場合には、低周波領域で $1/2\pi f_c$ の遅延が発生する。また、一次のローパスフィルタだけでなく、より高次のローパスフィルタによる遅延や他の信号遅延が発生しても動作に変わりはない。

このような信号の遅延が振幅信号の経路及び位相信号の経路で発生し、それぞれの遅延に差 δ があると、ポラー変調送信機におけるACLR及びEVM等の特性が劣化する。図2及び図3は、遅延差 δ による送信特性劣化の一例を示したものであり、図2(a)及び(b)はWCDMAの5MHz、10MHz離調におけるACLR特性、図3はEVM特性をそれぞれ示している。

振幅位相検出回路109及び遅延差算出回路110は、振幅と位相の各信号の遅延による特性の劣化を防ぐために設けるもので、振幅位相検出回路109は、振幅位相検出手段の一例に相当し、乗算回路107の入力及び位相変調信号生成回路106の入力から振幅信号と位相信号を検出する。また、遅延差算出回路110は、遅延差算出手段の一例に相当し、振幅位相検出回路109で検出した振幅と位相の各信号をもとにして、各信号の遅延差を算出する。そして、タイミング調整回路102は、タイミング調整手段の一例に相当するもので、各遅延差に基づいたタイミング調整を行うことにより、振幅信号と位相信号の同期を自動的にとるようにしている。

このようにして、乗算回路107で振幅変調される振幅信号と位相信号の同期をとり、遅延差 δ を十分小さくすることによって、ACLR及びEVMの各特性が良好なポラー変調送信機を実現することができる。

なお、振幅位相検出回路109による振幅信号と位相信号（位相変調波）の各信号の検出は、図1に示すように乗算回路107の直前において行うことが好ましい。これにより、振幅信号と位相信号の各信号の検出位置と乗算回路107との間の遅延差をACLR又はEVM等の特性から要求される値よりも小さくできる。さらに、ベースバンド帯域の信号から検出することができるので、ローパス

フィルタ等の遅延の大きい回路を振幅位相検出回路 109 から排除することが可能となる。その結果、従来に比して遅延差検出の精度を向上することができる。

次に、ポーラー変調送信機を構成する振幅位相検出回路 109、遅延差算出回路 110 及びタイミング調整回路 102 それぞれの機能と動作について詳細に説明する。図 4 及び図 5 は、ポーラー変調送信機の主要部の具体的な構成例を示す図である。図 4 のデジタル回路 310、図 5 のデジタル回路 410 は、それぞれ振幅位相検出回路 109、遅延差算出回路 110、及びタイミング調整回路 102 の機能を有するものである。

まず、振幅位相検出回路 109 について説明する。振幅位相検出回路 109 は、乗算回路 107 で振幅変調される位相信号と振幅信号を検出する。このとき、振幅位相検出回路 109 は、振幅信号をローパスフィルタ 104 の出力から検出し、位相信号をパワー VCO からなる位相変調信号生成回路 106 の入力から検出する。なお、ここでは、位相変調信号生成回路 106 としてパワー VCO を用いるが、これに限定されるものではない。

図 4 に示す第 1 の例では、デジタル回路 310 に A/D 変換器 311、312、D/A 変換器 313、314 が接続されている。この場合、ローパスフィルタ 104 から出力される振幅信号が A/D 変換器 311 でデジタル信号に変換されて入力され、ローパスフィルタ 105 から出力され位相変調信号生成回路 106 に入力される位相信号が A/D 変換器 312 でデジタル信号に変換されて入力される。また、デジタル回路 310 から出力される振幅信号が D/A 変換器 313 でアナログ信号に変換されてローパスフィルタ 104 に入力され、デジタル回路 310 から出力される位相信号が D/A 変換器 314 でアナログ信号に変換されてローパスフィルタ 105 に入力される。

図 4 のような構成では、振幅位相検出回路 109 の検出位置、すなわち位相変調信号生成回路 106 による位相変調信号発生部の前にかつ乗算回路 107 による振幅変調部の前における振幅信号と位相信号は、いずれもベースバンド帯域の信号であるので、これらの信号を復調したり、Log アンプを用いることなしに、直接 A/D 変換器 311、312 に取り込んでデジタル信号に変換し、デジタル回路 310 に入力して処理することができる。このように、振幅信号及び位

相信号をそれぞれローパスフィルタ104、105の出力から検出することにより、乗算回路107に至る信号経路での両信号の遅延差を小さくできる。

- 図5に示す第2の例では、デジタル回路410にA/D変換器412、D/A変換器313、314が接続され、A/D変換器412の入力に切換スイッチ411が設けられている。この場合、ローパスフィルタ104から出力される振幅信号と、ローパスフィルタ105から出力され位相変調信号生成回路106に入力される位相信号とのいずれかが切換スイッチ411で選択され、A/D変換器412でデジタル信号に変換されて入力される。図4の第1の例は、A/D変換器を振幅信号用と位相信号用にそれぞれ別々のものを使用する構成であるが、
- 10 図5の第2の例は、一つのA/D変換器をスイッチで切り替えて振幅信号用と位相信号用で共通に使用する構成であり、同様の機能を実現できる。この場合、振幅信号及び位相信号は、切換スイッチ411で切り替えられてA/D変換器412で交互にデジタル信号に変換され、デジタル回路410に入力されて処理される。これにより、部品点数を減らすことができ、コスト低減が可能となる。
- 15 なお、遅延差算出回路110をアナログ回路で実現する構成とし、A/D変換器を設けずに振幅位相検出回路109をアナログ回路で構成することも可能である。

- 次に、遅延差算出回路110について説明する。遅延差算出回路110は、例えばデジタル回路で構成され、振幅信号及び位相信号の遅延前後の相関関数を
- 20 それぞれ計算して、各極大値を検出する機能を有している。なお、遅延差算出回路110はアナログ回路で構成することもできる。

- 図6は遅延差算出回路110における遅延差算出手順を示すフロー図であり、図7(a)、(b)は入力信号波形の例を示す図である。ここで、入力信号波形は、図1のポーラー信号発生回路101で発生した図7(a)、(b)に示すよ
- 25 うな振幅信号及び位相信号の時間波形 $a_{out}(t)$ 、 $p_{out}(t)$ と、振幅位相検出回路109で検出した遅延を含む振幅信号及び位相信号の時間波形 $a_{in}(t)$ 及び $p_{in}(t)$ であるものとする(ステップS501~S504)。本実施形態では、信号波形にWCDMA変調波を用いる例を示す。

振幅信号及び位相信号の時間波形 $a_{in}(t)$ 及び $p_{in}(t)$ について、それぞれ絶対値を算出（ステップ S 5 0 5、5 0 6）した後、 $a_{out}(t)$ 、 $p_{out}(t)$ と共に、それぞれの平均値を求め（ステップ S 5 0 7～S 5 1 0）、元の時間波形から減算した値と置き換える（ステップ S 5 1 1～S 5 1 4）。

- 5 次いで、 $a_{out}(t)$ と $a_{in}(t)$ の相関関数 $R_a(\tau)$ と、 $p_{out}(t)$ と $p_{in}(t)$ の相関関数 $R_p(\tau)$ を次式に従って算出する（ステップ S 5 1 5、5 1 6）。

$$R_a(\tau) = \sum_t a_{out}(t) \cdot a_{in}(t - \tau) \quad \cdots(1)$$

$$R_p(\tau) = \sum_t p_{out}(t) \cdot p_{in}(t - \tau) \quad \cdots(2)$$

- ステップ S 5 1 7、5 1 8では、算出した相関関数 R_a 及び R_p に基づいて、
 10 極大値 τ_a 及び τ_p をそれぞれ求める。図 8（a）、（b）は、上式に従って計算した相関関数 R_a 及び R_p を示す曲線であり、いずれも遅延が 0 の例で、 $\tau = 0$ で極大になっている。このように、相関関数 R_a 及び R_p が極大になる τ がそれぞれ振幅信号及び位相信号の遅延であり、これら遅延の差が求める振幅信号と位相信号の遅延差である（ステップ S 5 1 9、5 2 0）。

- 15 なお、ここでは図 7、図 8 に示すように、WCDMA 変調波を用いた例について説明したが、他方式の変調波であっても同じであり、また、振幅信号と位相信号の同期用の特別な波形を用いても同様である。

- 続いて、タイミング調整回路 1 0 2 について説明する。図 9 はタイミング調整回路の構成例を示す図である。タイミング調整回路 1 0 2 は、遅延時間を変更可
 20 能な第 1 及び第 2 の可変遅延回路 8 0 1、8 0 2 と、これらの第 1 及び第 2 の可変遅延回路 8 0 1、8 0 2 の遅延時間を制御するコントロール回路 8 0 3 とを有して構成される。

コントロール回路 803 は、同期調整コントロール信号が入力されると、新たに算出した遅延差を参照して、第 1 の可変遅延回路 801 の遅延時間を調整するための遅延コントロール信号と、第 2 の可変遅延回路 802 の遅延時間を調整するための遅延コントロール信号とをそれぞれ出力する。

- 5 振幅信号は第 1 の可変遅延回路 801 に入力され、遅延コントロール信号に従って遅延された振幅信号を出力する。同時に、位相信号は第 2 の可変遅延回路 802 に入力され、遅延された位相信号を出力する。なお、ここでは、振幅信号、位相信号共に遅延されるように構成したが、振幅信号又は位相信号いずれか一方のみを遅延させる構成であってもよく、同様の機能を実現できる。
- 10 ここで、第 1 及び第 2 の可変遅延回路 801、802 に用いる可変遅延回路の具体的な構成例を示す。図 10 は可変遅延回路の第 1 の例を示す図である。この第 1 の例の可変遅延回路は、カスケード接続されたインバータ（反転回路）911～916 と、これらのインバータ 911～916 の出力を選択するセクタ 920 とを有して構成される。この構成では、制御信号である遅延コントロール信号でセクタ 920 を切り替えて信号経路に含まれるインバータの数を変えることにより、インバータの遅延時間分だけ遅延時間をコントロールすることができる。

- 図 11 は可変遅延回路の第 2 の例を示す図である。この第 2 の例の可変遅延回路は、デジタルフィルタで構成した例であり、制御信号である遅延コントロール信号によって制御される乗算器 1002、1003 と、一方の乗算器 1002 の入力を遅延する遅延素子 1001 と、乗算器 1002、1003 の出力を加算する加算器 1004 とを有している。この構成では、遅延コントロール信号で乗算器 1002、1003 の係数 g_1 、 g_2 を制御することによって、遅延時間を $g_1 / (g_1 + g_2)$ のように変化させてコントロールすることができる。なお、
- 25 デジタルフィルタとしては、本構成のデジタルフィルタだけに限定されるわけではなく、例えば、よりタップ数の多い他のデジタルフィルタで可変遅延回路を構成することも可能である。

図 12 は可変遅延回路の第 3 の例を示す図である。この第 3 の例の可変遅延回路は、遅延時間を制御可能な遅延素子 1101 とデジタルフィルタ 1102 と

を直列に接続したものである。この構成では、遅延素子 1101 とデジタルフィルタ 1102 の遅延時間をそれぞれ制御信号である遅延コントロール信号で制御することによって、粗調整と微調整の組み合わせによって遅延時間を調整することができ、精密に遅延時間を調整することができる。

5 さらに、遅延コントロール信号でデジタル回路のクロック周波数を可変し、クロック周期の単位で信号の遅延時間をコントロールすることが可能である。このような遅延時間調整手段は、粗調整に相当する。これに対し、図 10 に示した第 1 の例のインバータによる構成、及び図 11 に示した第 2 の例のデジタルフィルタによる構成は微調整に相当する。

10 上述したように、本実施形態では、ポラー変調送信機の振幅信号と位相信号の同期回路として、タイミング調整回路 102、振幅位相検出回路 109、及び遅延差算出回路 110 を備えている。この構成により、ポラー信号発生回路 101 で発生した振幅と位相の信号と、振幅位相検出回路 109 で検出した振幅と位相の信号とを基に、遅延差算出回路 110 で遅延差を算出し、得られた遅延差

15 に基づいてタイミング調整回路 102 でタイミング調整を行うことによって、振幅信号と位相信号の遅延差を調整して同期調整を自動的に行うことが可能となる。

例えば、工場の製造ラインにおける調整工程において、組立後のポラー変調送信機に振幅信号と位相信号の同期調整のためのコントロール信号を与えることによって、同期調整を自動的に行うことができる。これにより、調整工程の省力化を図ることが可能になる。

20 化を図ることが可能になる。

また、製品の出荷後において、定期的に振幅信号と位相信号の同期を自動調整することもできる。例えば、電源投入毎に自動調整するような設定とすることにより、経時変化により振幅と位相の遅延差が変化しても、ACLR 及び EVM の劣化を抑制することができる。これによって、安定に動作するポラー変調送信機を実現できる。

25 機を実現できる。

さらに、振幅位相検出回路 109 に入力する信号の分岐位置を乗算回路 107 の直前とし、ここで振幅信号と位相信号を検出することにより、各信号の検出位置と乗算回路 107 との間の遅延差を ACLR 又は EVM 等の特性上要求される値より小さくでき、しかもベースバンド帯域の信号から振幅信号と位相信号を検

出することができるので、ローパスフィルタ等の遅延の大きい回路を振幅位相検出回路 109 から排除することが可能となる。その結果、従来に比して遅延差検出の精度が向上し、同期調整精度を向上させることができる。

5 本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができることは当業者にとって明らかである。

本出願は、2003 年 8 月 7 日出願の日本特許出願No.2003-288964 に基づくものであり、その内容はここに参照として取り込まれる。

10 <産業上の利用可能性>

本発明は、振幅信号と位相信号の同期の調整を自動的に行うことが可能な送信装置を提供できる効果を有し、無線通信装置に適用されるポラー変調を用いた送信装置等に有用である。

請 求 の 範 囲

1. ポーラー変調を用いた送信装置であって、

- 5 入力信号から送信変調信号の振幅と位相に対応する各信号を生成するポーラー
信号生成手段と、
前記振幅に対応する信号から振幅信号を生成する振幅信号生成手段と、
前記位相に対応する信号から位相変調信号を生成する位相変調信号生成手段と、
前記振幅信号と前記位相変調信号とにより、前記位相変調信号を振幅変調して
送信変調信号を生成する振幅変調増幅手段と、
10 前記振幅変調増幅手段への入力信号と前記位相変調信号生成手段への入力信号
とから、振幅信号と位相信号を検出する振幅位相検出手段と、
前記ポーラー信号生成手段で生成された前記振幅に対応する信号及び前記位相
に対応する信号と、前記振幅位相検出手段で検出された前記振幅信号及び前記位
相信号とに基づき、振幅信号と位相信号の遅延差を算出する遅延差算出手段と、
15 前記遅延差算出手段で算出された遅延差に基づいて前記振幅信号と前記位相信
号のタイミング調整を行うタイミング調整手段と
を備えた送信装置。

2. 請求の範囲第1項記載の送信装置であって、

- 20 前記遅延差算出手段は、前記ポーラー信号生成手段で生成された前記振幅に対
応する信号と前記振幅位相検出手段で検出された前記振幅信号との相関関数、及
び前記ポーラー信号生成手段で生成された前記位相に対応する信号と前記振幅位
相検出手段で検出された前記位相信号との相関関数を算出し、これらの振幅と位
相に関するそれぞれの相関関数の極大値から、前記振幅信号の遅延量及び前記位
25 相信号の遅延量を算出し、これらの遅延量の差から遅延差を算出するものである
送信装置。

3. 請求の範囲第1項記載の送信装置であって、

前記振幅位相検出手段はデジタル回路で構成され、前記振幅信号及び前記位相信号の入力部に、前記振幅信号と前記位相信号のいずれかを切替選択する選択手段と、前記選択された振幅信号または位相信号をデジタル信号に変換するアナログーデジタル変換手段とを備える送信装置。

5

4. 請求の範囲第1項記載の送信装置であって、

前記タイミング調整手段は、前記振幅信号と前記位相信号の少なくとも一方を遅延させる遅延手段と、前記遅延手段の遅延量を制御する遅延制御手段とを備える送信装置。

10

5. 請求の範囲第1項記載の送信装置であって、

前記タイミング調整手段は、前記振幅信号と前記位相信号の遅延量の粗調整を行う粗調整手段と、前記遅延量の微調整を行う微調整手段とを備える送信装置。

15

6. 請求の範囲第1項記載の送信装置であって、

前記タイミング調整手段はデジタル回路で構成され、このデジタル回路のクロック周波数を可変して前記振幅信号及び前記位相信号の遅延量を調整するものである送信装置。

20

7. 請求の範囲第4項記載の送信装置であって、

前記タイミング調整手段は、前記遅延手段として、カスケード接続された複数のインバータと、前記インバータの出力を切替選択するセレクタとを備える送信装置。

25

8. 請求の範囲第4項記載の送信装置であって、

前記タイミング調整手段は、前記遅延手段として、制御信号によって遅延時間を変化可能なデジタルフィルタを備える送信装置。

9. 請求の範囲第1項記載の送信装置であって、

前記振幅変調増幅手段は、パワーアンプを備えて構成される送信装置。

10. 請求の範囲第1項記載の送信装置であって、
前記振幅変調増幅手段は、可変利得アンプを備えて構成される送信装置。

5

11. 請求の範囲第1項記載の送信装置であって、
前記振幅変調増幅手段は、ミキサ回路を備えて構成される送信装置。

12. ポーラー変調を用いた送信装置における振幅信号と位相信号の同期
10 調整方法であって、

入力信号から送信変調信号の振幅と位相に対応する各信号を生成するステップ
と、

前記振幅に対応する信号から振幅信号を生成するステップと、

前記位相に対応する信号から位相変調信号を生成するステップと、

15 前記振幅信号と前記位相変調信号とを乗算することにより、前記位相変調信号
を振幅変調して送信変調信号を生成するステップと、

前記振幅信号と前記位相変調信号とを乗算する前の振幅信号と、前記位相変調
信号を生成する前の位相に対応する信号とから、振幅信号と位相信号を検出する
ステップと、

20 前記入力信号から生成された前記振幅に対応する信号及び前記位相に対応する
信号と、前記検出された前記振幅信号及び前記位相信号とに基づき、振幅信号と
位相信号の遅延差を算出するステップと、

前記算出された遅延差に基づいて前記振幅信号と前記位相信号のタイミング調
整を行って同期をとるステップと

25 を有する同期調整方法。

图 1

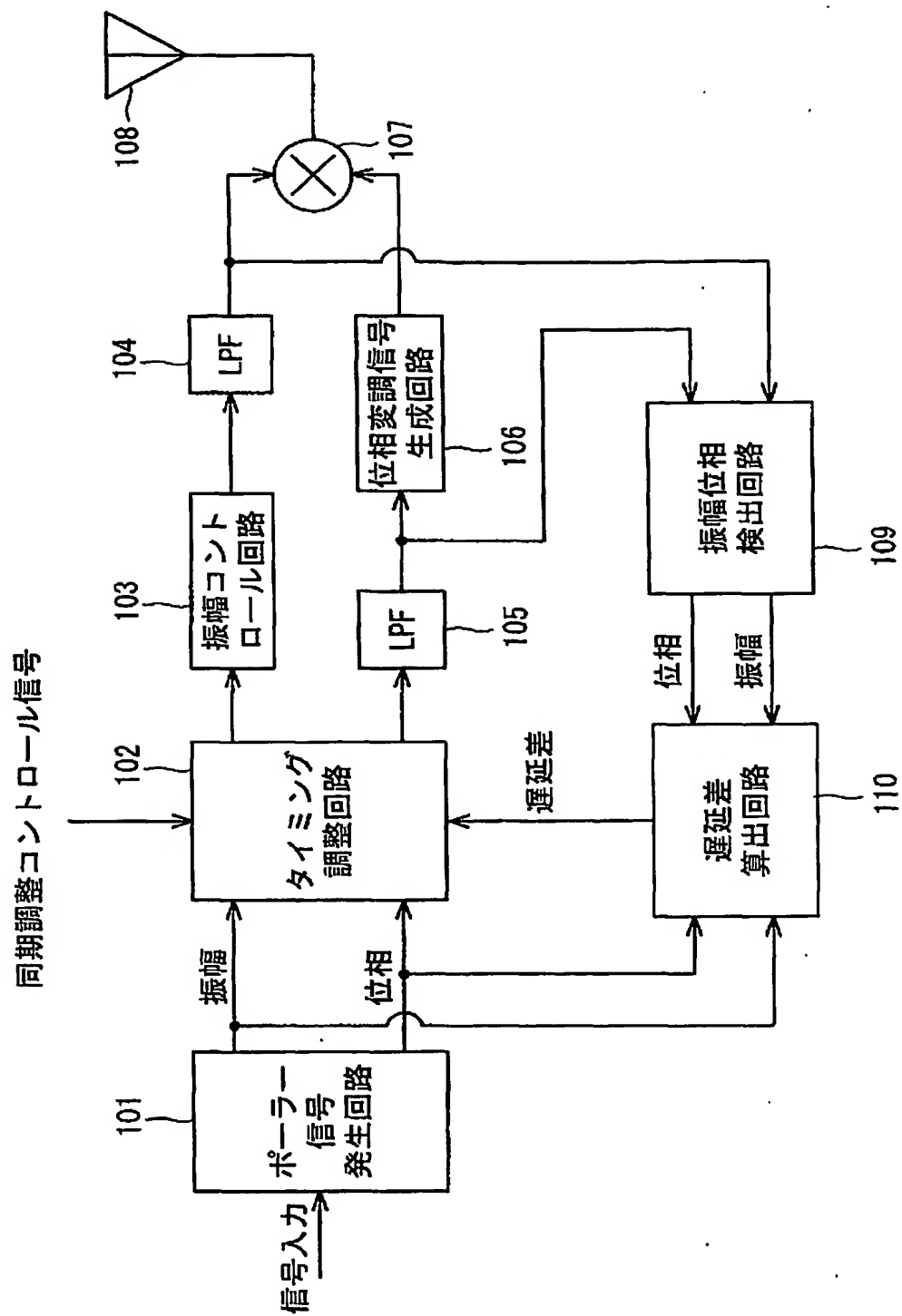
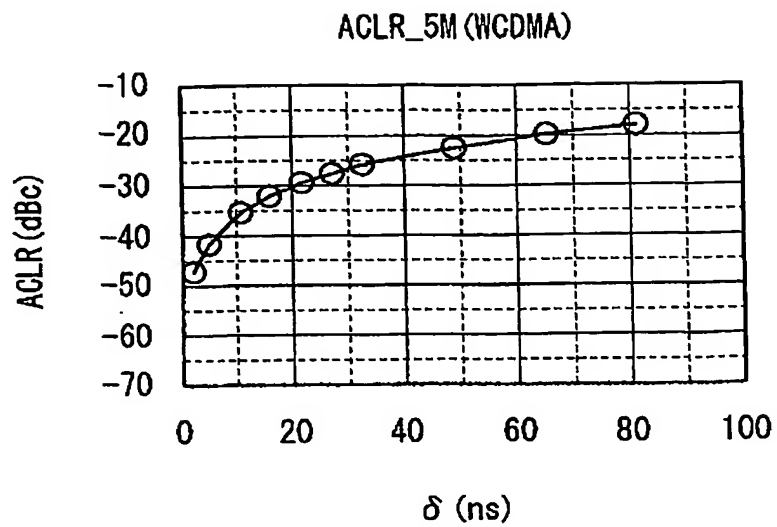


図 2

(a)



(b)

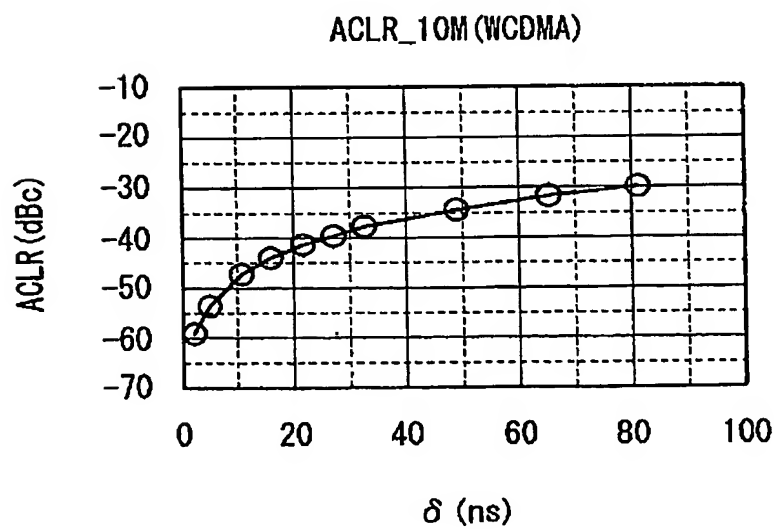


図 3

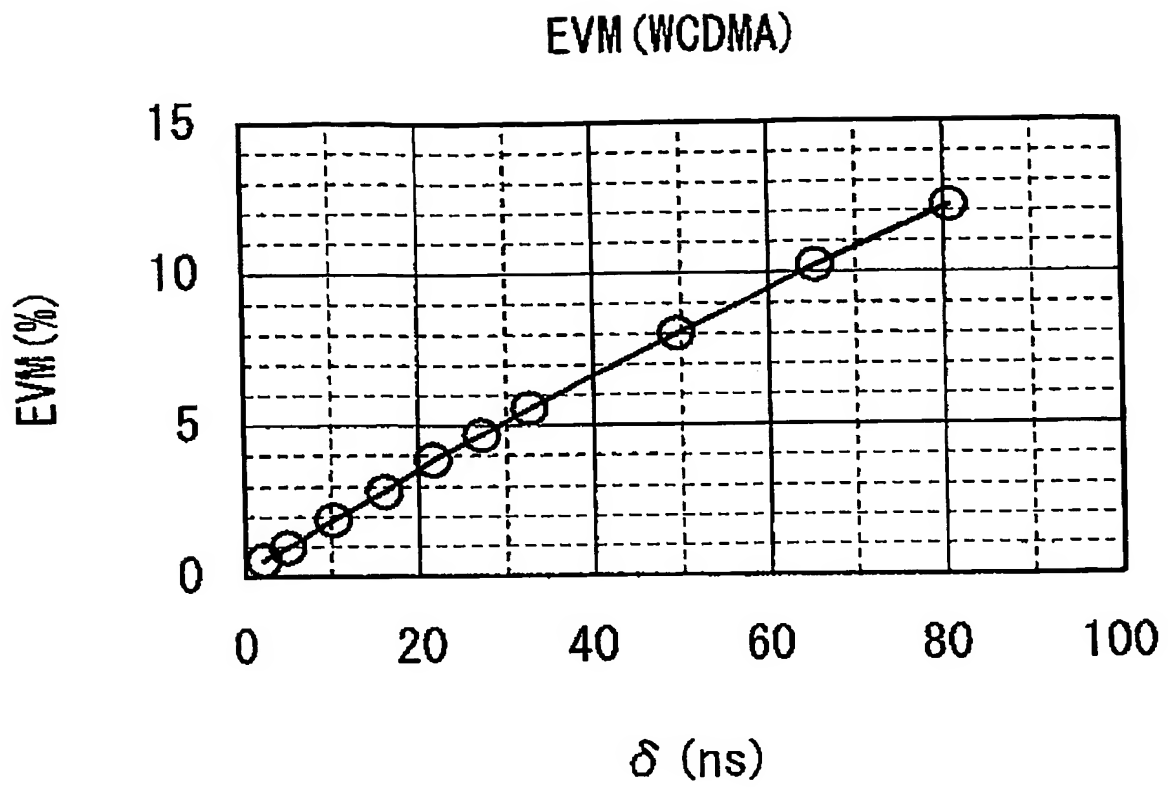


図 4

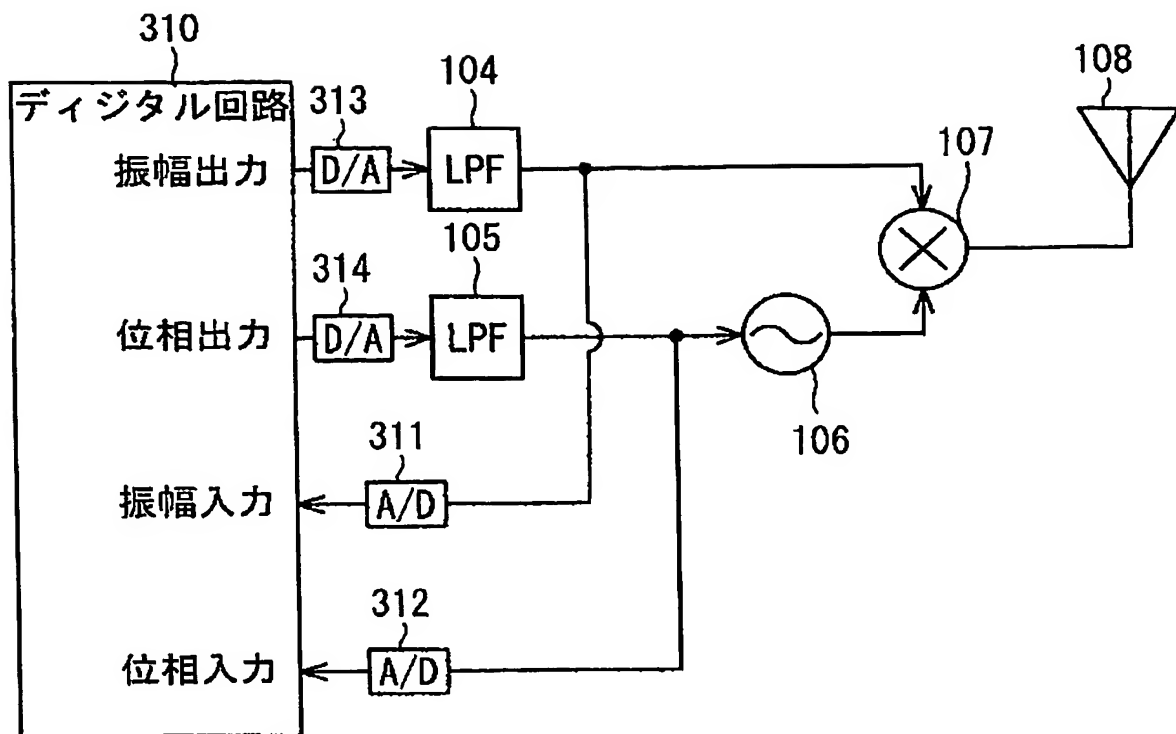


図 5

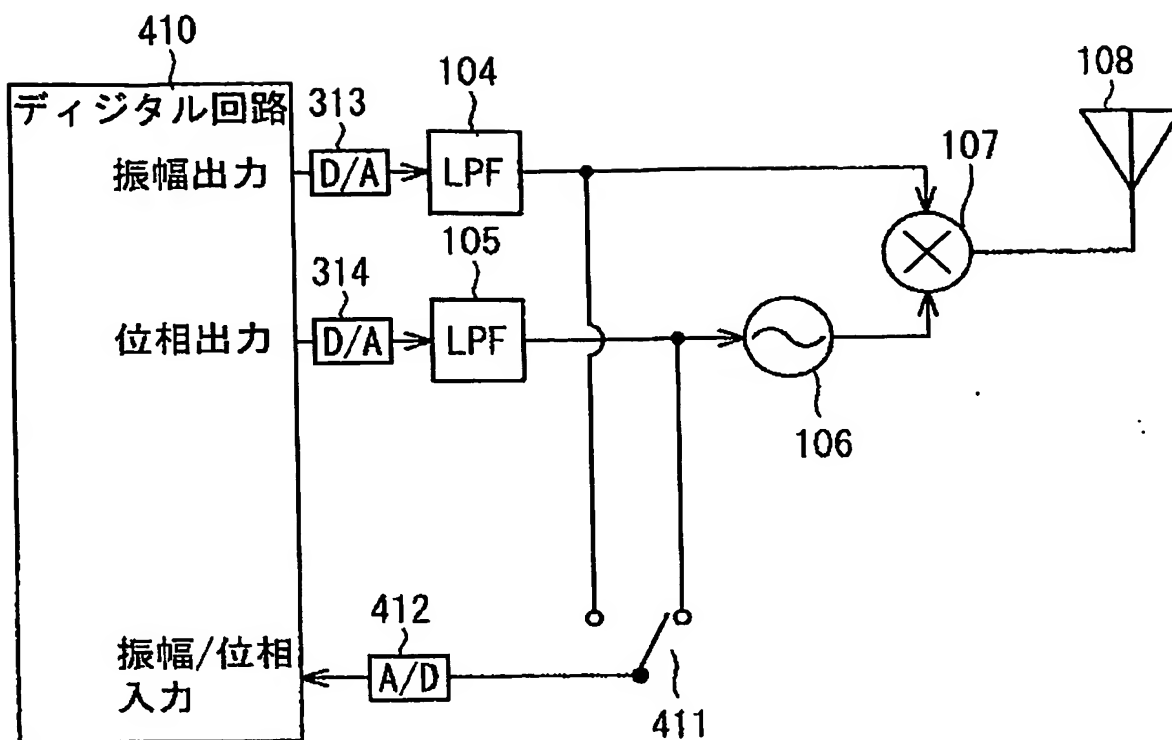


図 6

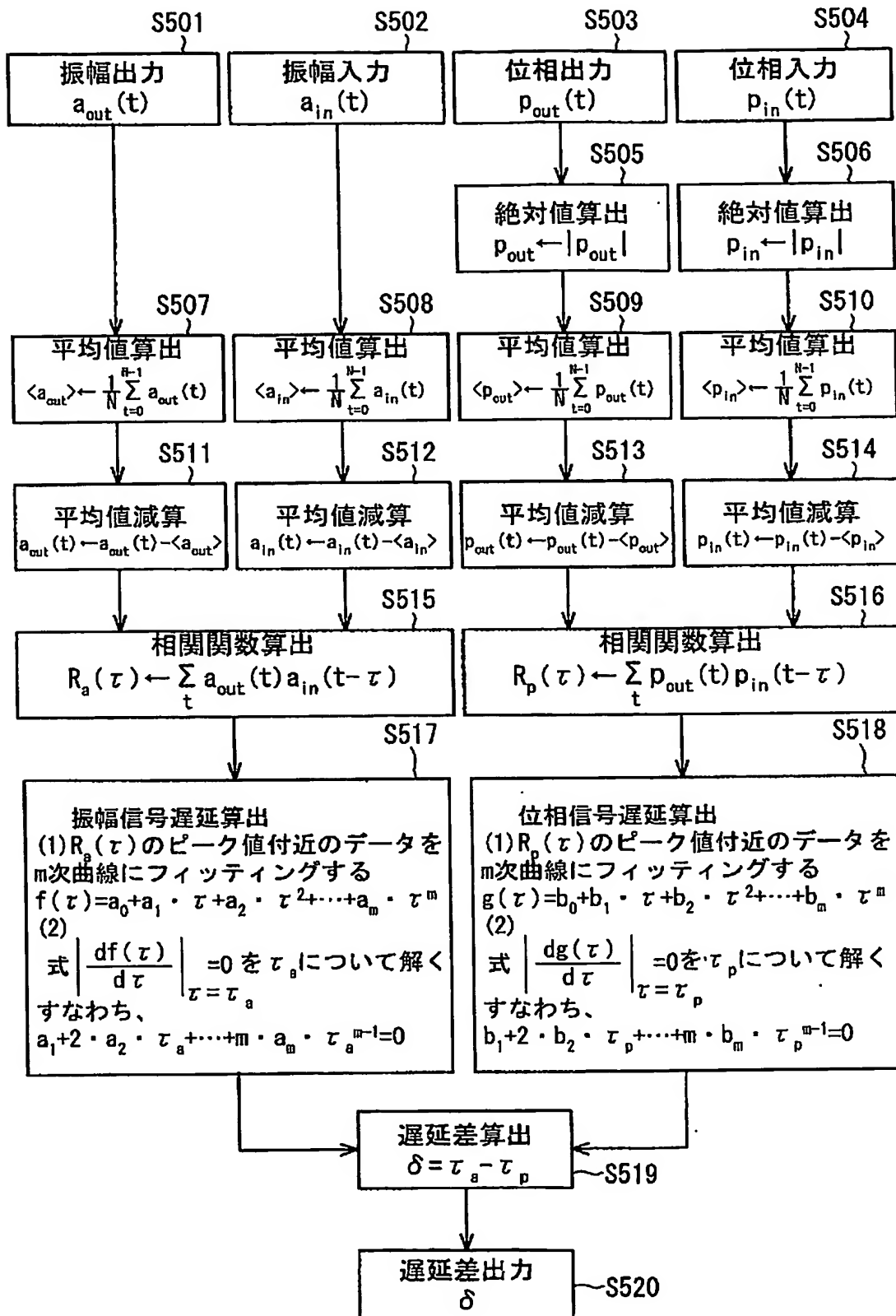
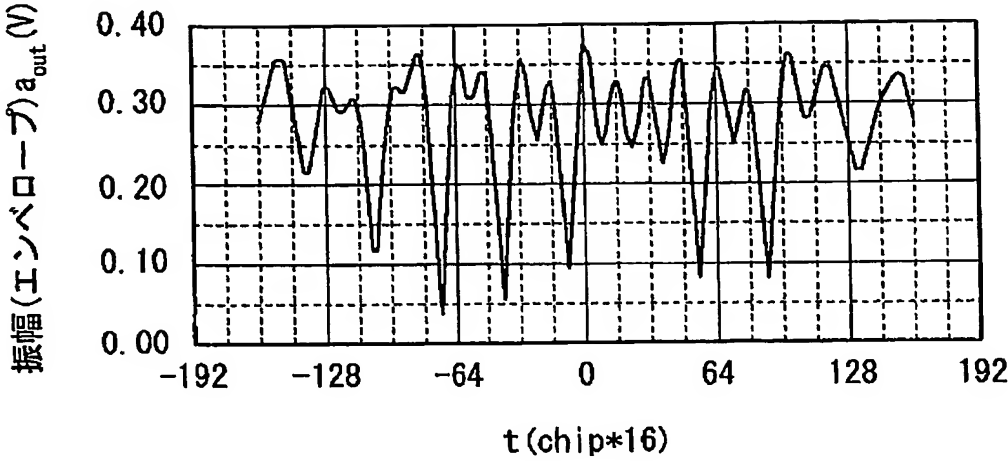


図 7

(a)

入力信号波形 (WCDMA振幅)



(b)

入力信号波形 (WCDMA位相)

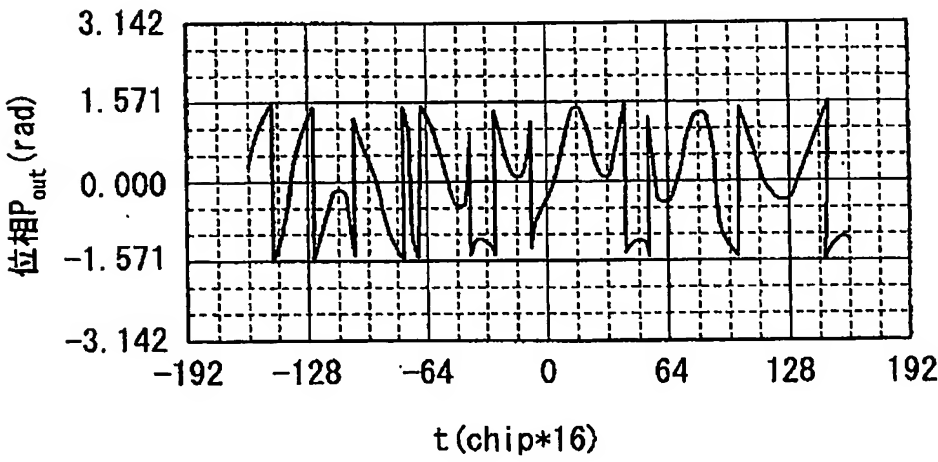
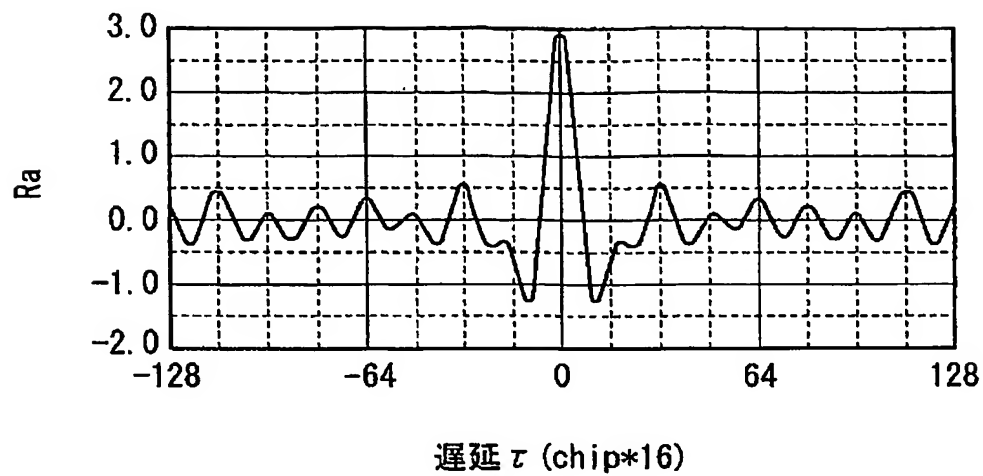


図 8

(a)

相関関数 (WCDMA振幅)



(b)

相関関数 (WCDMA位相)

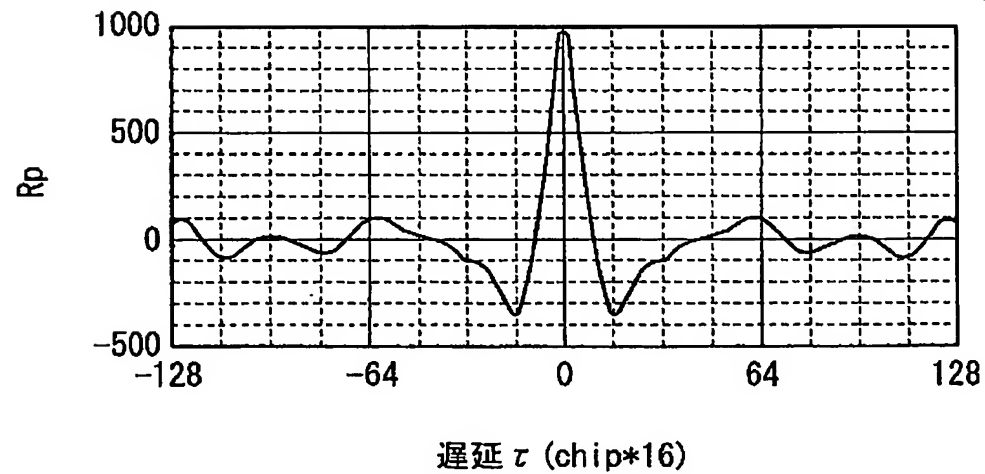


図 9

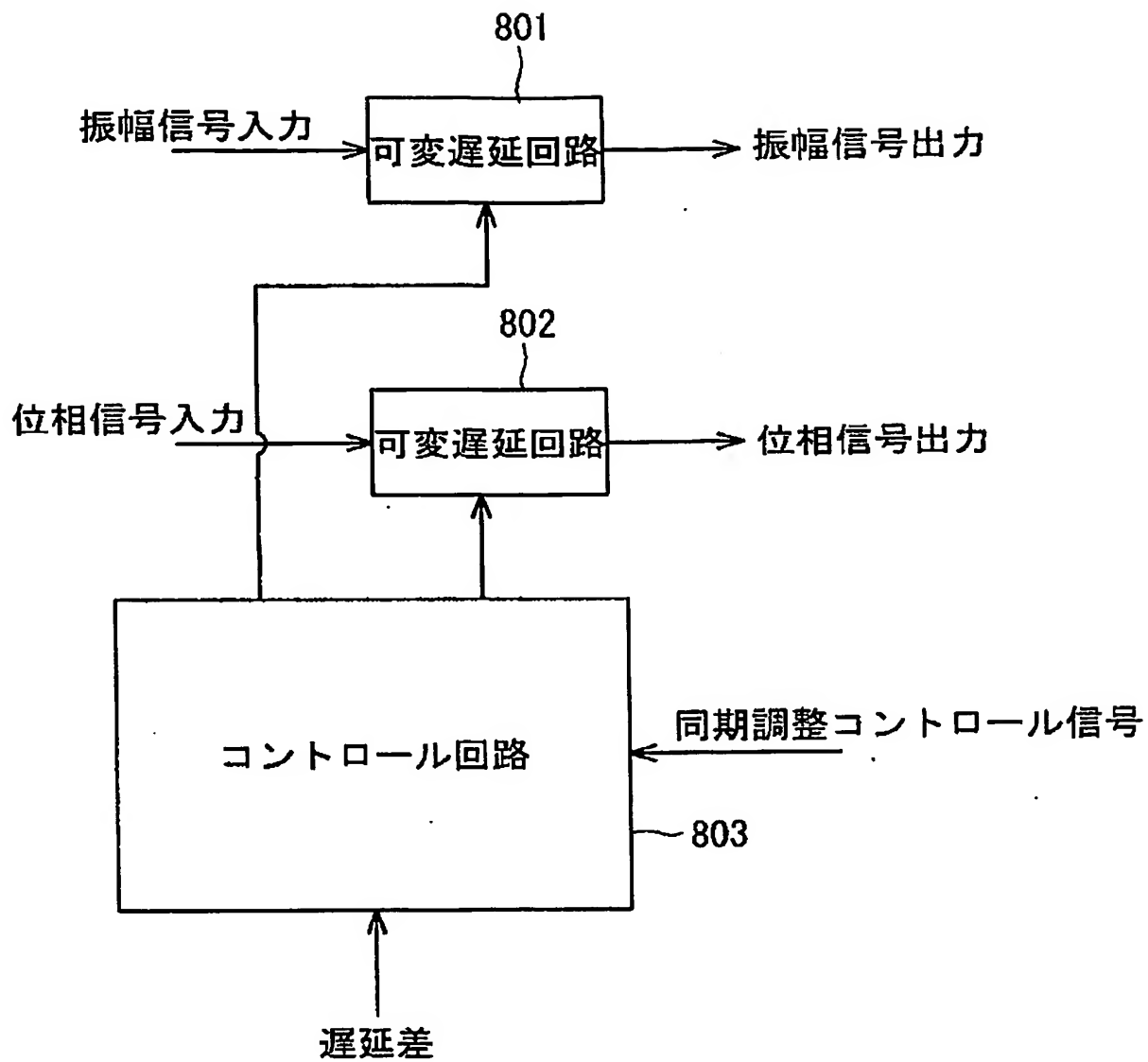


図 10

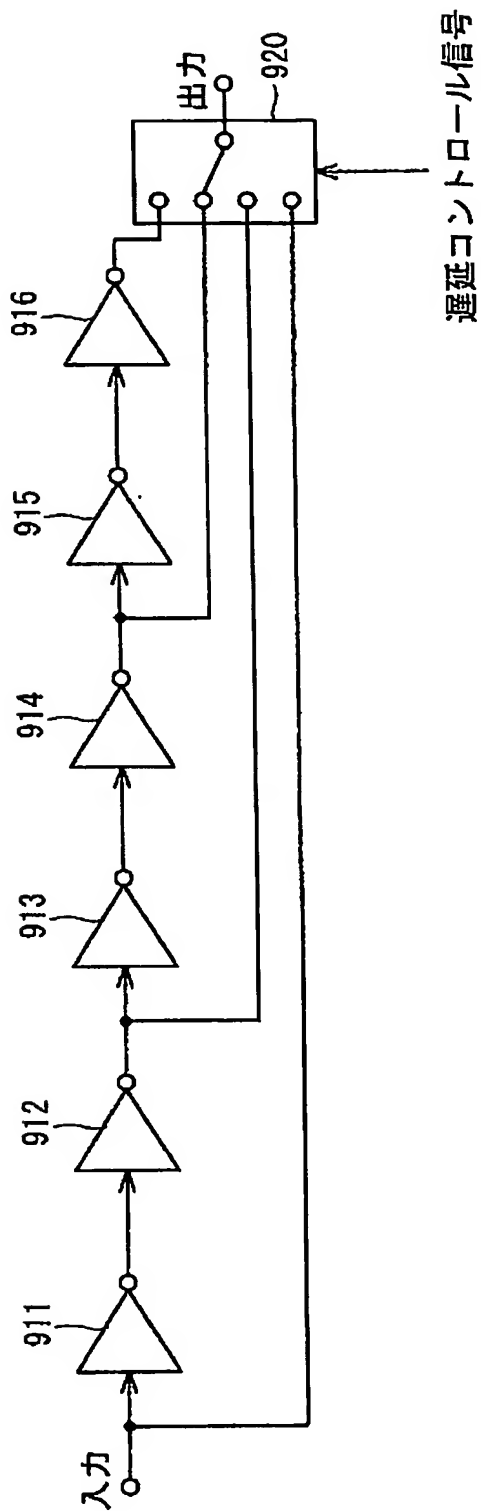


図 1 1

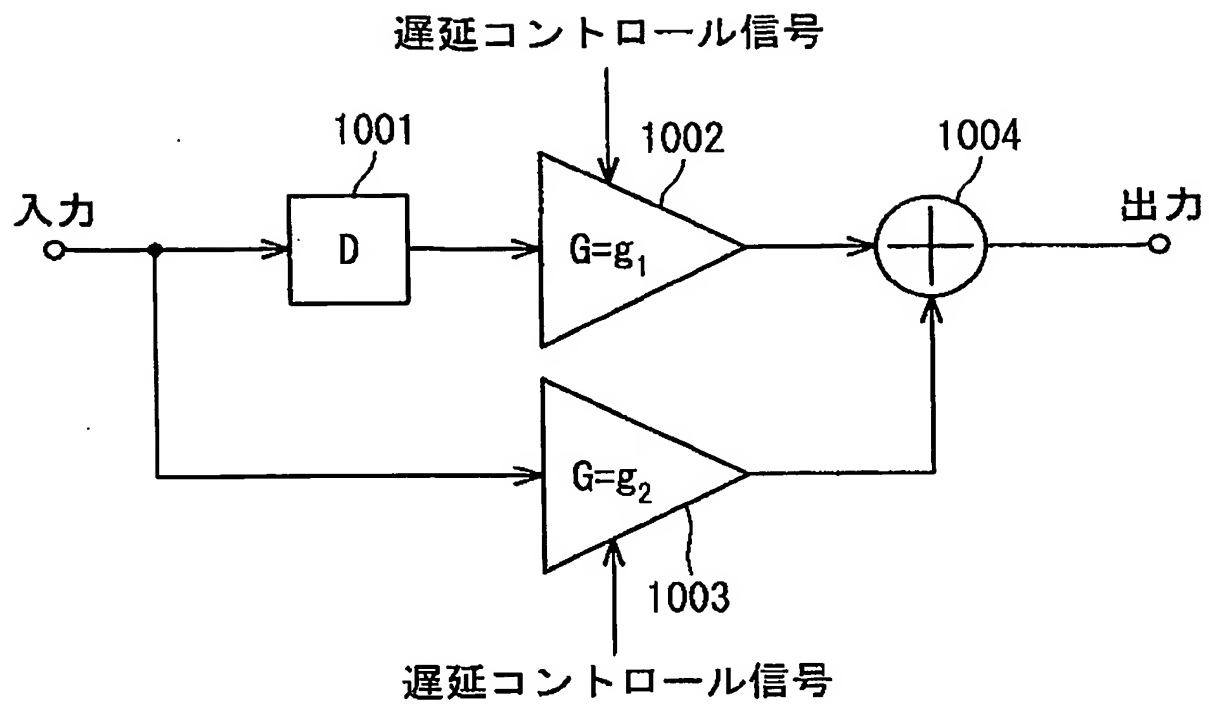


図 1 2

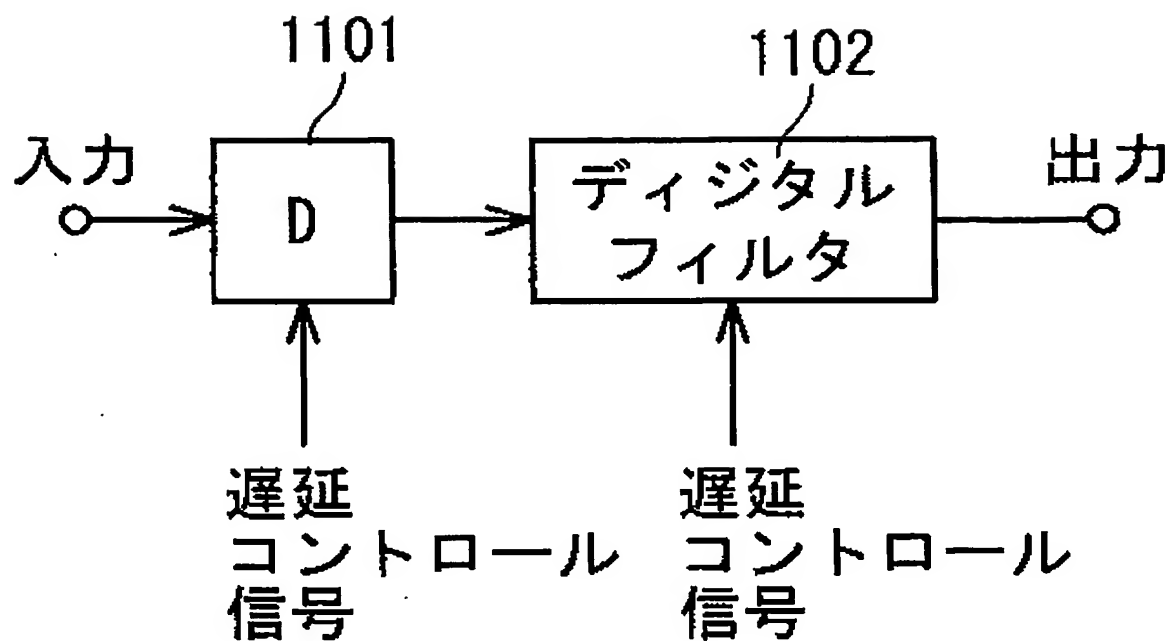


図 1 3

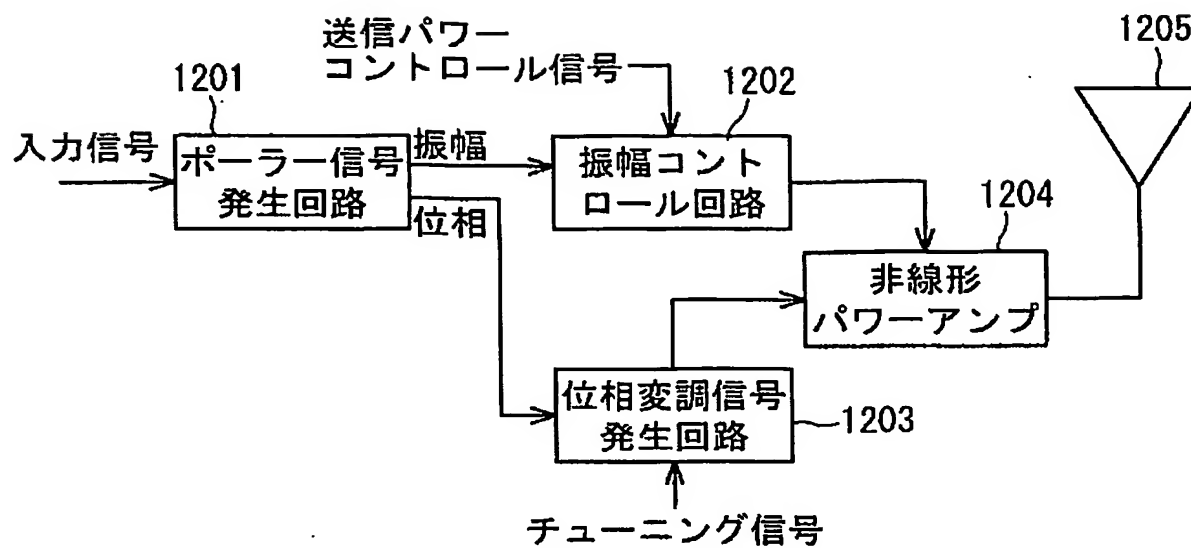


図 1 4

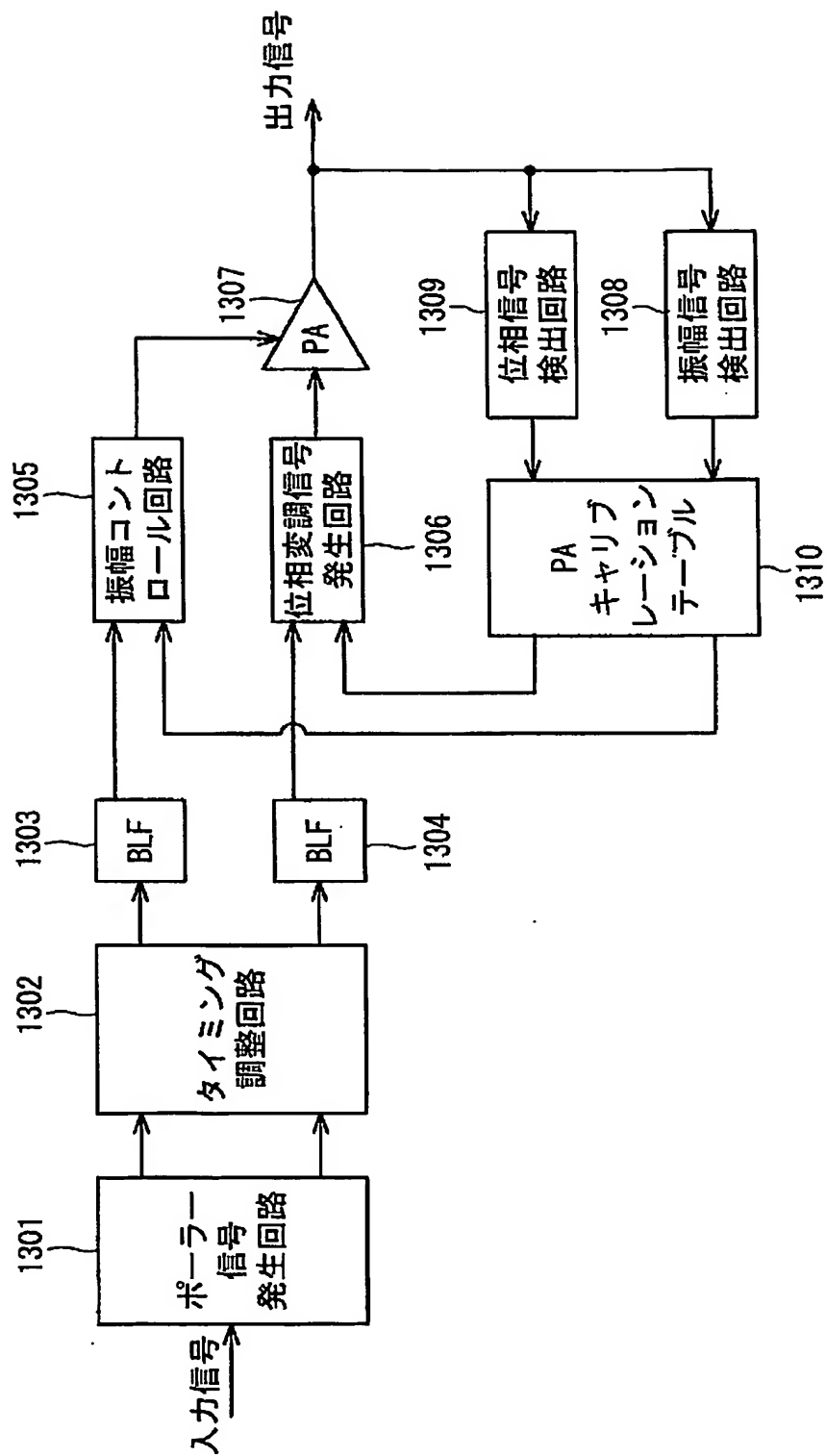


図 1 5

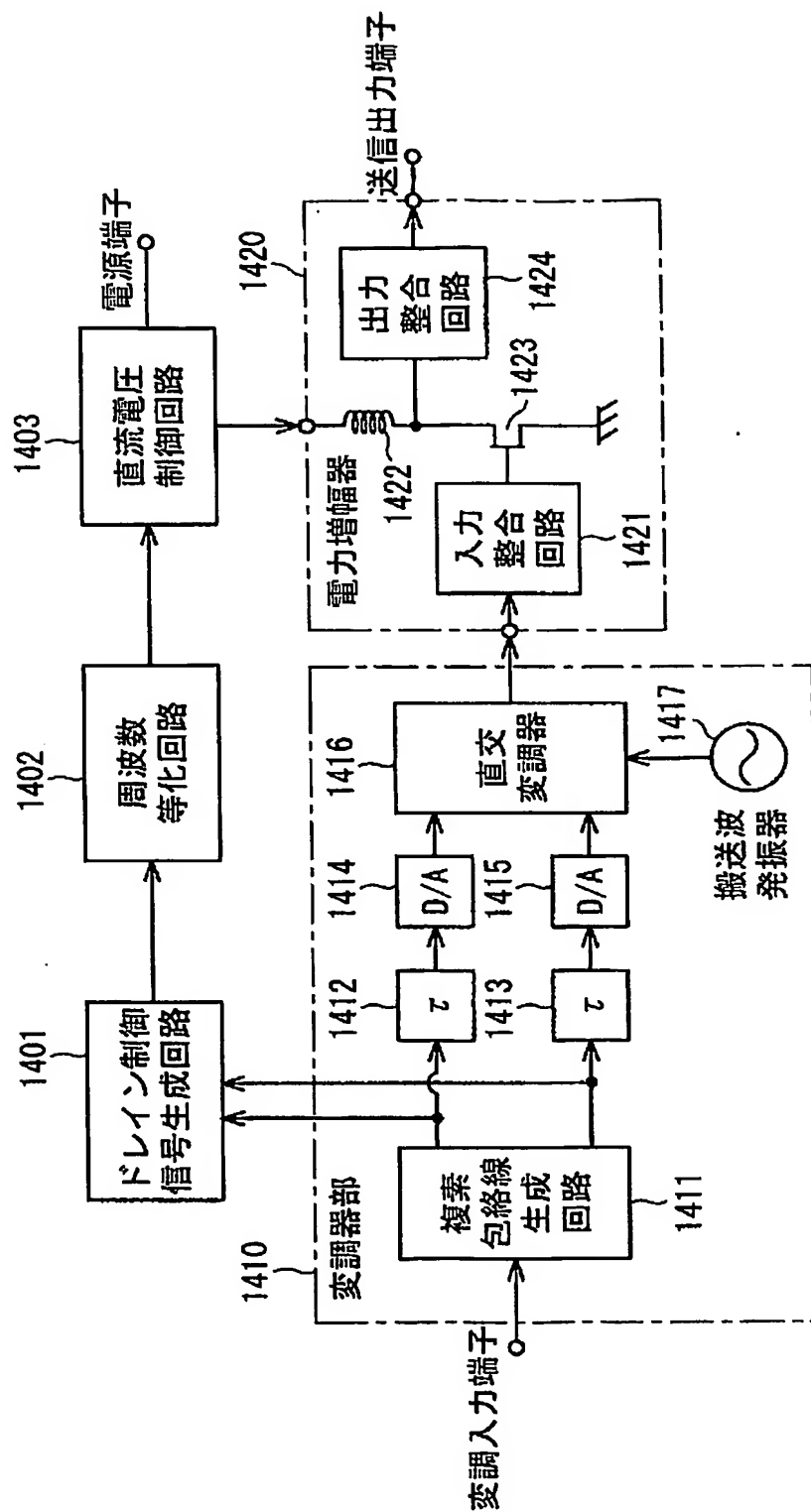
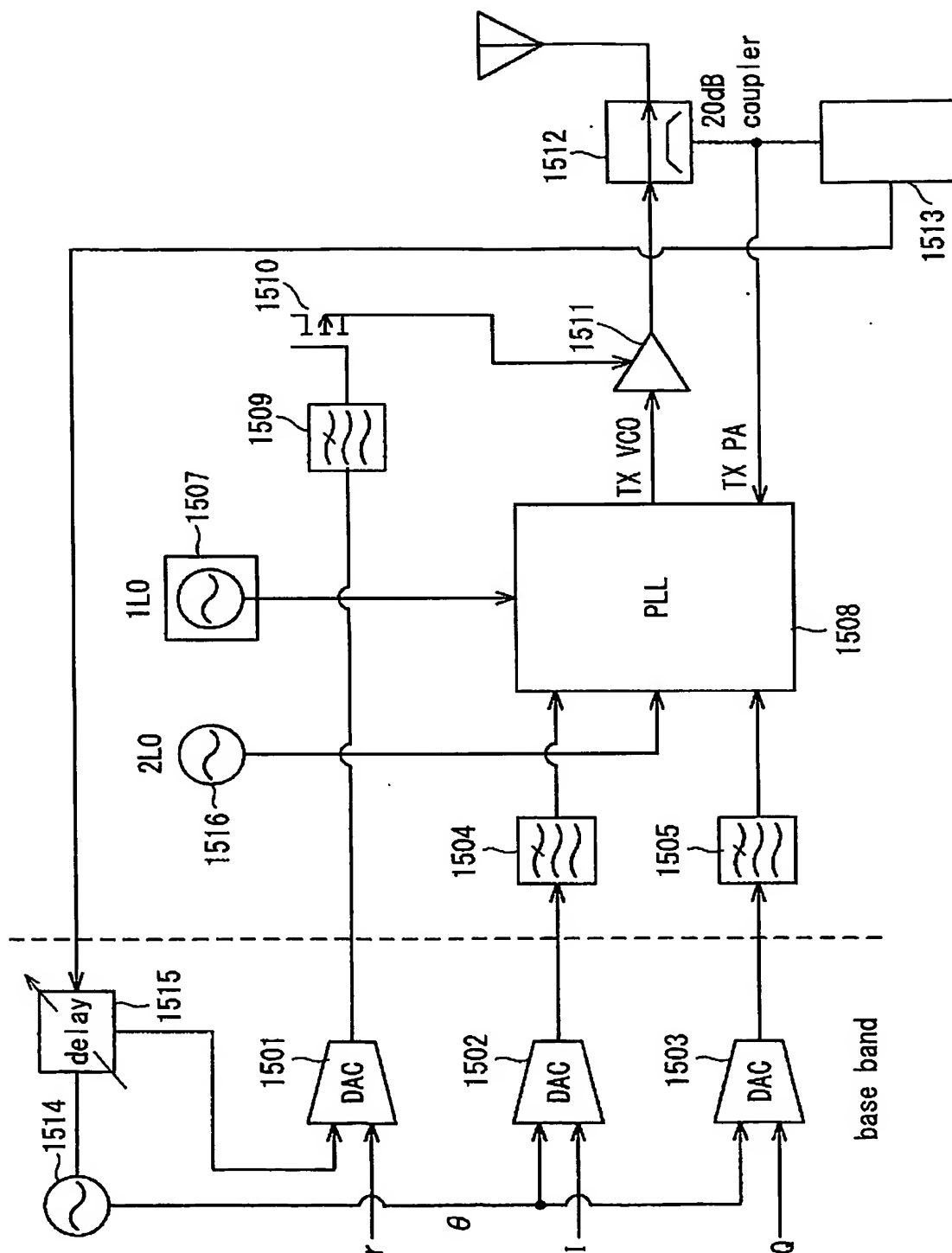


図 1 6



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010680

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H04B1/04, H04B1/707

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H04B1/04, H04B1/707

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004
Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-76785 A (Hitachi Kokusai Electric Inc.), 15 March, 2002 (15.03.02), Par. Nos. [0089] to [0126]; Figs. 1 to 3 & US 2002/0079964 A1 & EP 1191685 A2	1-12
Y	JP 5-175743 A (Fujitsu Ltd.), 13 July, 1993 (13.07.93), Par. Nos. [0031] to [0054]; Figs. 1 to 3, 7, 8 (Family: none)	1-12
Y	JP 2001-189685 A (Fujitsu Ltd.), 10 July, 2001 (10.07.01), Par. Nos. [0015] to [0051]; Figs. 1, 9 to 11, 17, 18 & US 2001/0005402 A1	2, 4, 6

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 October, 2004 (26.10.04)

Date of mailing of the international search report
09 November, 2004 (09.11.04)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/010680

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-203772 A (NEC Corp.), 27 July, 2001 (27.07.01), Par. Nos. [0016] to [0029]; Fig. 1 (Family: none)	1-12
Y	JP 2001-86094 A (Matsushita Electric Industrial Co., Ltd.), 30 March, 2001 (30.03.01), Par. Nos. [0047] to [0053]; Figs. 7, 8 & NO 200004590 A & EP 1085670 A2 & CN 1293496 A & KR 2001050453 A & US 6775331 B1	3
Y	JP 2002-232325 A (Hitachi Kokusai Electric Inc.), 16 August, 2002 (16.08.02), Par. Nos. [0057] to [0085]; Figs. 1 to 2 & US 2002/0101938 A1 & EP 1229640 A2	3
Y	JP 9-298553 A (Toshiba Corp.), 18 November, 1997 (18.11.97), Par. Nos. [0033] to [0056]; Figs. 4 to 7 (Family: none)	5
Y	JP 2002-223124 A (Mitsubishi Electric Corp.), 09 August, 2002 (09.08.02), Par. Nos. [0017] to [0037]; Figs. 1 to 5 & US 2002/0097592 A1 & DE 10148515 A1 & KR 2002062800 A	7
Y	JP 2003-179514 A (Mitsubishi Electric Corp.), 27 June, 2003 (27.06.03), Par. Nos. [0020] to [0028]; Figs. 4 to 6, 7 (Family: none)	8
Y	JP 7-264082 A (Fujitsu Ltd.), 13 October, 1995 (13.10.95), Par. Nos. [0007] to [0022]; Figs. 1 to 2 (Family: none)	1,12
Y	JP 9-307525 A (Advantest Corp.), 28 November, 1997 (28.11.97), & EP 805573 A2 & JP 9298572 A & JP 9307479 A & JP 10022873 A & US 5799038 A	2
A	JP 8-70331 A (NEC Corp.), 12 March, 1996 (12.03.96), Full text; all drawings & EP 689323 A2 & AU 9521758 A & CA 2152114 A & US 5506546 A	1,12

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H04B1/04 H04B1/707

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H04B1/04 H04B1/707

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2004年
日本国登録実用新案公報 1994-2004年
日本国実用新案登録公報 1996-2004年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-76785 A (株式会社日立国際電気) 2002.03.15 段落【0089】-【0126】、第1-3図 & US 2002/0079964 A1 & EP 1191685 A2	1-12
Y	JP 5-175743 A (富士通株式会社) 1993.07.13 段落【0031】-【0054】、第1-3, 7, 8図 (ファミリーなし)	1-12

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日
26.10.2004

国際調査報告の発送日
09.11.2004

国際調査機関の名称及びあて先
日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
高木 進

5 J 8628

電話番号 03-3581-1101 内線 6442

C (続き) 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2001-189685 A (富士通株式会社) 2001. 07. 10 段落【0015】-【0051】，第1，9-11，17，18図 & US 2001/0005402 A1	2, 4, 6
Y	JP 2001-203772 A (日本電気株式会社) 2001. 07. 27 段落【0016】-【0029】，第1図 (ファミリーなし)	1-12
Y	JP 2001-86094 A (松下電器産業株式会社) 2001. 03. 30 段落【0047】-【0053】，第7，8図 & NO 200004590 A & EP 1085670 A2 & CN 1293496 A & KR 2001050453 A & US 6775331 B1	3
Y	JP 2002-232325 A (株式会社日立国際電気) 2002. 08. 16 段落【0057】-【0085】，第1-2図 & US 2002/0101938 A1 & EP 1229640 A2	3
Y	JP 9-298553 A (株式会社東芝) 1997. 11. 18 段落【0033】-【0056】，第4-7図 (ファミリーなし)	5
Y	JP 2002-223124 A (三菱電機株式会社) 2002. 08. 09 段落【0017】-【0037】，第1-5図 & US 2002/0097592 A1 & DE 10148515 A1 & KR 2002062800 A	7
Y	JP 2003-179514 A (三菱電機株式会社) 2003. 06. 27 段落【0020】-【0028】，第4-6，7図 (ファミリーなし)	8
Y	JP 7-264082 A (富士通株式会社) 1995. 10. 13 段落【0007】-【0022】，第1-2図 (ファミリーなし)	1, 12

C (続き) . 関連すると認められる文献 :

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 9-307525 A (株式会社アドバンテスト) 1997. 11. 28 & EP 805573 A2 & JP 9298572 A & JP 9307479 A & JP 10022873 A & US 5799038 A	2
A	JP 8-70331 A (日本電気株式会社) 1996. 03. 12 全文, 全図 & EP 689323 A2 & AU 9521758 A & CA 2152114 A & US 5506546 A	1, 12